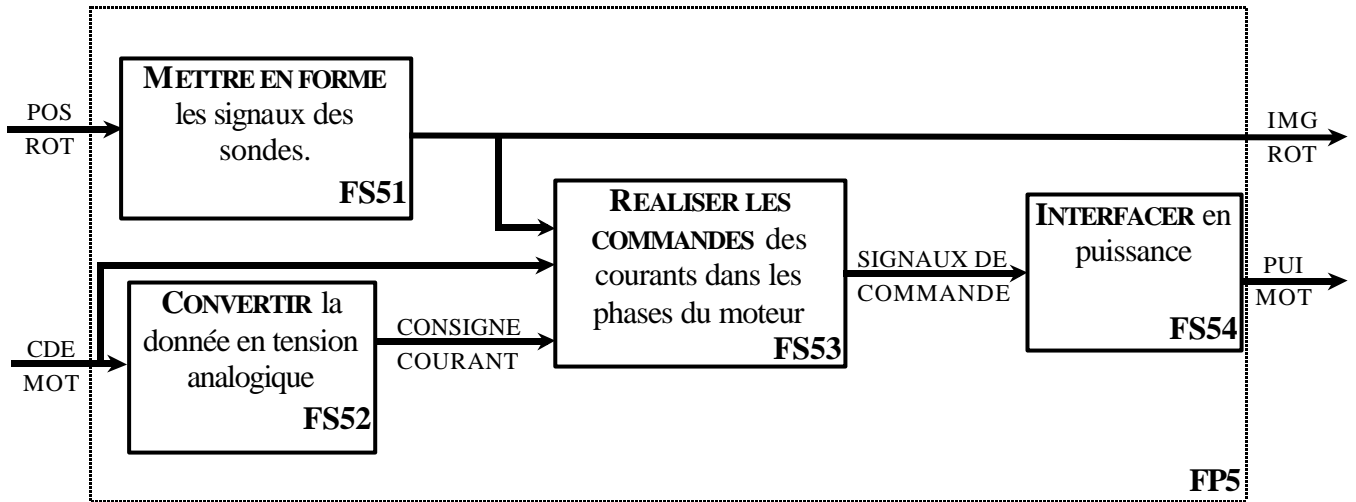


# MEMOIRES MAGNETIQUES A DISQUES RIGIDES

## PARTIE ELECTRONIQUE

Le schéma complet de FP5 est donnée en annexe.

Les questions porteront sur la fonction FP5 dont le schéma fonctionnel de degré 2 est présenté ci-dessous :



### FS51 METTRE EN FORME les signaux des sondes.

#### Rôle :

Permet d'adapter les signaux issues des sondes intégrées dans le moteur à une tension compatible avec les circuits numériques.

#### Entrées :

*POS ROT* : signaux électrique informant sur la position du rotor. Ce sont des capteurs à effet hall qui délivrent une tension permettant de connaître la position du rotor.

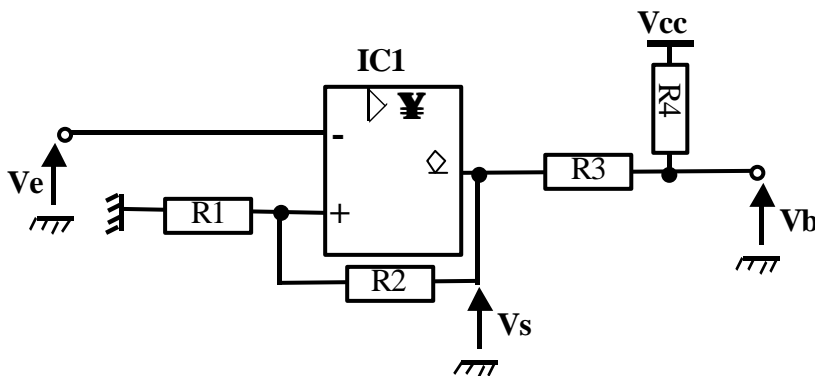
#### Sorties :

*IMG ROT* : signaux à l'images de la position du rotor mis en forme pour la fonction FP2

### I – ETUDE DE FS51 (Mettre en forme)

Les signaux délivrés par les capteurs à effet hall doivent être mis en forme afin d'obtenir des signaux compatibles avec le dispositif de commutation des phases.

On donne ci-dessous le schéma structurel de cette fonction FS51, pour une sonde :



$V_{cc}=5V$

IC1 : LM339 Alim  $\pm 12V$  (voir annexe)

R1 :  $1K\Omega$

R2 :  $100K\Omega$

R3 :  $3K\Omega$

R4 :  $1,2K\Omega$

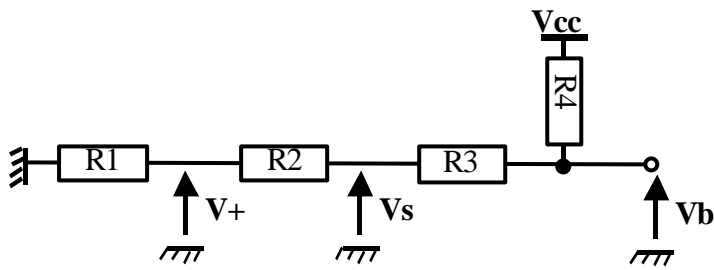
**Ve**: associé à POS ROT

**Vb**: associé à IMG ROT

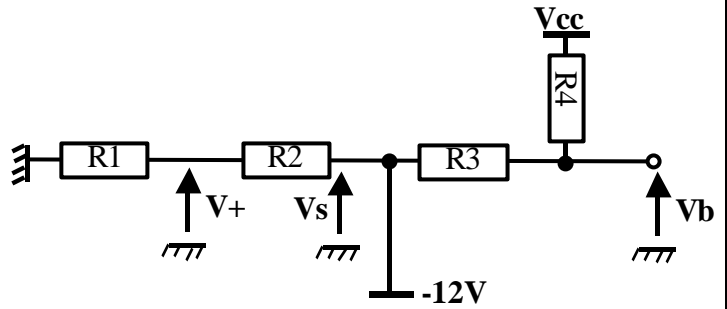
Impédance d'entrée de FP2 infini.

Remarque : la sortie du comparateur de tension LM339 est à collecteur ouvert, comme le montre le symbole sur le schéma structurel. L'émetteur du transistor de sortie est connecté à la broche d'alimentation négative (broche 12). Suivant l'état de ce transistor de sortie, on peut donc mettre le schéma partiel sous la forme des schémas équivalents suivants :

**Transistor de sortie du LM339 à l'état bloqué :**



**Transistor de sortie du LM339 à l'état saturé :**



Questions :

**Q-I-1-**

Pour les 2 états du transistor de sortie (interne au LM339), c'est à dire saturé puis bloqué, exprimer littéralement puis calculer les tension  $V_+$ ,  $V_s$ ,  $V_b$ .

**To Bloqué**

**To saturé**

**QI-2-**

En déduire les caractéristiques de transfert  $V_b=f(V_e)$  du montage trigger ainsi constitué.

**QI-3-**

Appliquer les résultats précédents en complétant les chronogrammes en feuille réponse 1. Les tensions  $V_{e1}$  et  $V_{e2}$  correspondent aux sorties des deux sondes à effet hall et les tension  $V_{b1}$  et  $V_{b2}$  aux sorties de la fonction secondaire FS51.



Sachant que Is à pour expression :

$$I_s = \frac{V_{réf}}{10^4} \left( \frac{D_7}{2^0} + \frac{D_6}{2^1} + \dots + \frac{D_0}{2^7} \right)$$

Calculer la valeur de la tension Ucc pour les différentes combinaisons binaires suivantes :

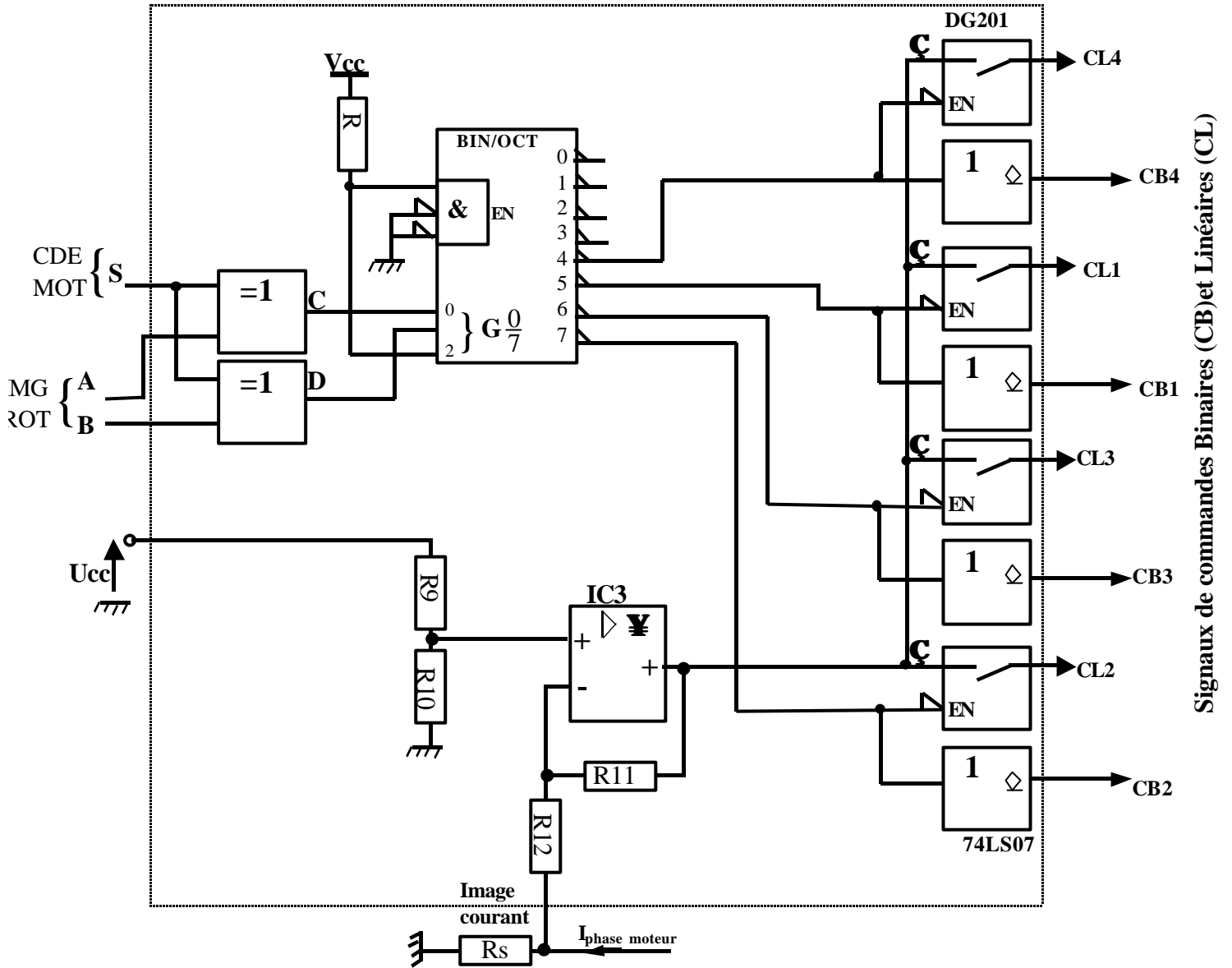
$[D_7 \dots D_0] = [10000000]$	$[D_7 \dots D_0] = [00000001]$	$[D_7 \dots D_0] = [11110000]$

### **III – ETUDE DE FS53 Réaliser les commandes**

Les phases du moteur sont alimentées deux par deux et successivement, par des courants constants bipolaires (pouvant être positifs et négatifs) dont le module dépend de la tension Ucc.

Pour une position donnée du rotor, les deux phases à alimenter sont déterminées par les signaux issus des sondes à effet Hall (signaux mis en forme par la fonction FS51) ainsi que par une information binaire de signe S fournie par la fonction principale FP9.

On donne ci-dessous le schéma structurel :



**QIII-1-**

Etablir la table de vérité donnant les états logiques des signaux binaires repérés C, D, CB1, CB2, CB3 et CB4, en fonction des états logiques de S, A et B.

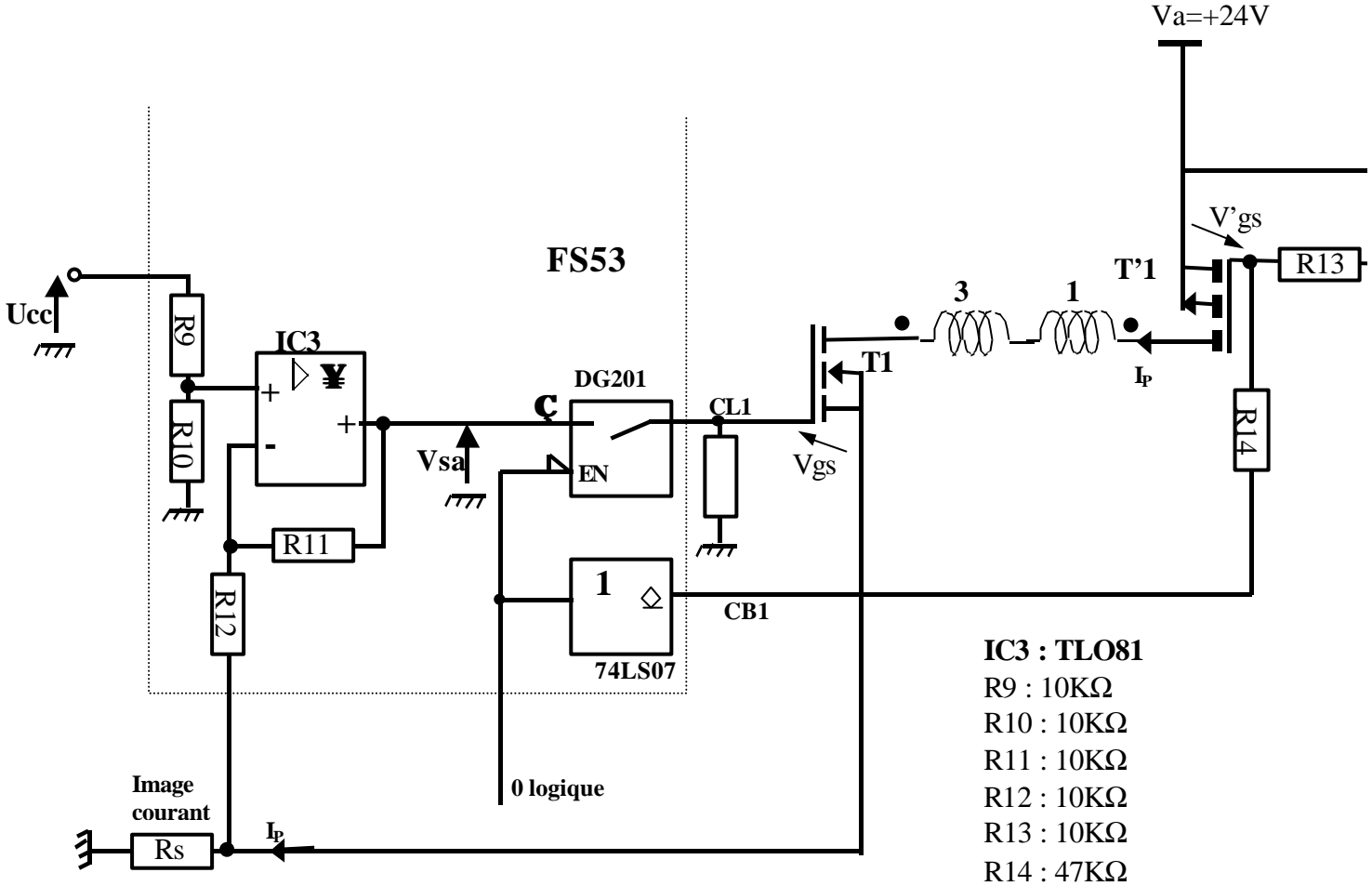
S	A	B	C	D	CB1	CB2	CB3	CB4
0	0	0						
0	0	1						
0	1	0						
0	1	1						
1	0	0						
1	0	1						
1	1	0						
1	1	1						

### QIII-2-

Compléter les chronogrammes en feuille réponse 2.

Donner le contenu de la PROM destinée à faire la synthèse des signaux binaires CB1...CB4 à partir des signaux A,B et S. Pour cela compléter le tableau pour obtenir les états logiques souhaité en sorties CB1, CB2, CB3 et CB4 quelque soit l'état logique imposé sur l'entrée d'adresse de poids 8.

Pour étudier les commandes en courant, il faut tenir compte de certains éléments de la fonction secondaire FS54. Nous étudierons pour exemple l'alimentation de la phase 1 par un courant positif.



#### Transistor MOS canal N

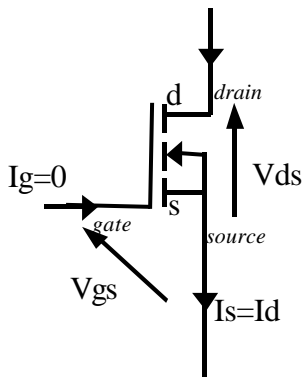
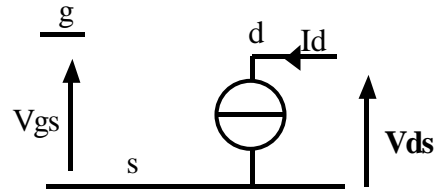


Schéma équivalent  
Régime sensiblement linéaire



Avec  $I_d = \alpha V_{gs}$   
 $\alpha$  coefficient constant égal 2A/V

**En ce qui concerne les transistors MOS canal P  
toutes les grandeurs ont des polarités inverses**

### QIII-3-

Exprimer littéralement puis calculer la tension  $V'_{gs}$  (le courant  $I_p$  étant toujours inférieur à 7A).  
Conclure sur l'état du transistor T'1 et sur son rôle.



### QIII-4-

Justifié l'utilisation des cellules logique matérialisées par le circuit intégré 75LS07).

### QIII-5-

Exprimer littéralement puis numériquement  $V_{sa}$  en fonction de  $U_{cc}$  et de  $I_p$ . Faire de même pour  $I_p$  en fonction de  $V_{sa}$ .

En déduire l'expression littérale puis numérique de  $I_p$  en fonction de  $U_{cc}$ .



### QIII-6-

Entre quelles limites de courant  $I_p$  pourra-t-il varier ?